

# GaN FET における量子ドット形成

材料科学高等研究所、電気通信研究所 大塚 朋廣  
(tomohiro.otsuka@tohoku.ac.jp)

## 1. はじめに

半導体量子ドットは電子を微細な領域に閉じ込めるデバイスである。半導体微細加工技術を活用してデバイスを作製し、微小電極による電界印加やエッチングにより、電子を閉じ込めるためのポテンシャルを形成する。その内部では単電子帯電効果やサイズ量子化が生じ、量子準位が形成され、またその状態を電極に印加する電圧等で制御できる。さらにその状態を電気伝導等を通して調べることができるため、人工的に制御、観測が可能な量子状態として活用できる[1]。この特性を生かして、人工的に制御された量子系の実験[2]や、量子情報処理に向けた量子ビットの候補として研究が進められている[3]。

量子ドットの形成には、微小電極やエッチングによる微細構造の形成だけではなく、材料中に内在する不純物や欠陥等を利用する方法もある。例えば SiFET では、不純物が作り出す閉じ込めポテンシャルによって量子ドットが形成されることが報告されている[4]。不純物自体が量子ドットとして機能し、不純物による強い閉じ込めポテンシャルのおかげでエネルギースケールの大きな量子準位が形成され、より高温で動作する半導体量子ビット等への活用も期待されている[5]。

本研究では、このような不純物や欠陥由来の量子ドット形成について、GaN を用いて調べた。GaN およびそのヘテロ構造は、大きな直接遷移型のバンドギャップ、高い電子密度、良好な電子移動度を持つ魅力的な材料である。このため、LED やパワーデバイス、高周波デバイス用途で活用されている[6]。特に電子デバイス応用においては、GaN/AlGaN のヘテロ構造が重要であり、高密度、高移動度な二次元電子ガスがその界面に形成され

る[7]。私たちはこの GaN/AlGaN FET における電気伝導測定を極低温環境下で行い、FET のピンチオフ近傍で量子ドット形成を示す電気伝導特性を観測した。またクーロンダイヤモンドの解析から、不純物誘起のポテンシャル変調に起因すると思われる多重量子ドットの形成を確認し、その絶縁膜依存性を調べた[8]。

## 2. 実験方法

測定デバイスは GaN/AlGaN のヘテロ構造を用いて作製した (図 1(a))。GaN と AlGaN を Si 基板の上に化学気相成長により成膜し、GaN と AlGaN の界面に二次元電子ガスが形成される。典型的な電子濃度は  $6.7 \times 10^{12} \text{ cm}^{-2}$ 、移動度は  $1700 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$  となっている。この基板に対して Ti と Al の蒸着によりソースドレイン電極を作製し、さらにゲート電極を SiN と SiO<sub>2</sub> の絶縁膜を介して TiN により作製した。特に伝導チャンネル近傍の絶縁層となる SiN は GaN/AlGaN の成膜後に同じチャンバー

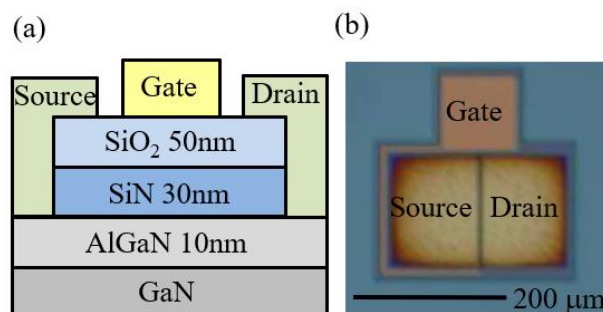


図 1 (a) GaN/AlGaN FET デバイスの断面図。GaN と AlGaN の界面に二次元電子ガスが形成される。(b) デバイス平面構造の光学顕微鏡写真。ソースドレイン電極の間にゲート幅  $1.4 \mu\text{m}$  のゲート電極が形成されている。

内で成膜し、不純物や欠陥の混入を最小化している。デバイスの平面構造は図 1(b)のようになっており、ゲート電極がソースドレイン電極の間に形成されている。ゲート幅は  $1.4 \mu\text{m}$ 、ゲート長は  $150 \mu\text{m}$  とした。

この GaN/AlGaIn FET デバイスの電気伝導特性について、ソースドレイン電流をソースドレイン電圧とゲート電圧の関数として測定した。低温での測定は希釈冷凍機を用いて  $50 \text{ mK}$  の極低温で行った。

### 3. 結果と考察

$50 \text{ mK}$  での GaN/AlGaIn FET デバイスのソースドレイン電流の測定結果を図 2(a)に示す。ゲート電圧がマイナスに小さい領域では伝導チャンネルが開き、ソースドレイン電圧の印加とともに電流が流れていることが分かる。一方、ゲート電圧をマイナスに大きくしていくと、伝導チャンネルが空乏化して電流が流れなくなる。このことから極低温環境下でも二次元電子ガスが形成され、GaN/AlGaIn FET が動作していることが分かる。またピンチオフ電圧については、室温の値と比べるとプラス側にシフトしており、これは低温による熱誘起キャリアの減少に伴うものと考えられる。なお、この測定セットアップでは、低温用のフィルタ回路の形成のため、デバイスと直列に  $2 \text{ k}\Omega$  が挿入されており、これが FET が ON の際の伝導チャンネルの電流を制限している。

次にこの FET デバイスのピンチオフ近傍の電気伝導についてより詳細を調べた。図 2(b)にピンチオフ近傍での測定結果を示す。測定されたソースドレイン電流を数値微分して、伝導度としてプロットしている。これをみるとゼロバイアスの近傍でソースドレイン電流がブロックされており、またこのブロックされているソースドレイン電圧領域の幅が、ゲート電圧により変調されていることが分かる。これは量子ドットに特徴的なクーロンダイヤモンドと呼ばれる構造である。クーロンダイヤモンドの幅はゲート電圧がマイナスに大きくなるほど大きくなっており、電圧の印加とともに

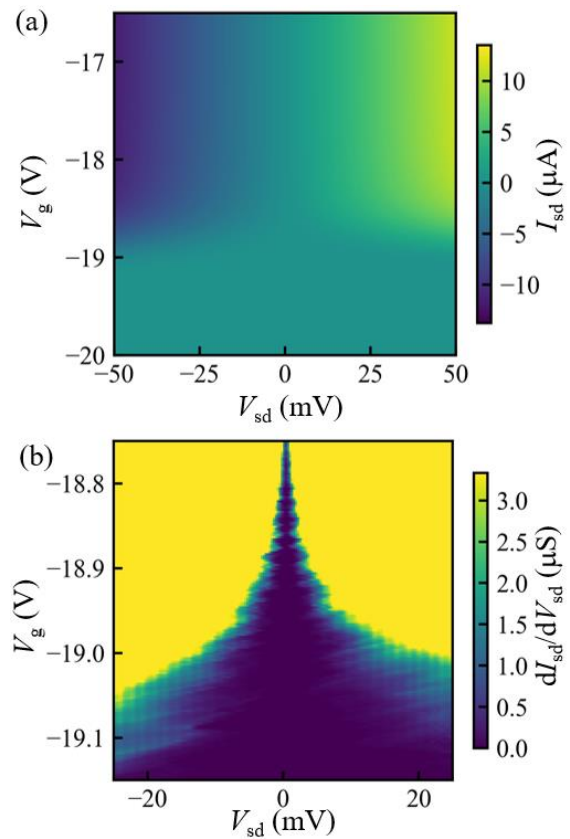


図 2 (a)  $50 \text{ mK}$  で観測された GaN/AlGaIn FET の電気伝導特性。ソースドレイン電流をソースドレイン電圧とゲート電圧の関数として示している。(b) FET のピンチオフの近傍で観測された電気伝導度。非線形な電流電圧特性、およびクーロンダイヤモンドを見ることができる[8]。

に量子ドットサイズが小さくなり、帯電エネルギーが大きくなることを反映している。

クーロンダイヤモンドが観測される領域をさらに拡大したものを図 3 に示す。クーロン閉塞となる状況においては、伝導度が  $0.1 \text{ nS}$  以下 (今回の測定セットアップの測定限界) になっている。またクーロンダイヤモンドの外側の領域においては、量子ドット中の励起状態の電気伝導に起因する伝導度の変化 (励起線) と思われる構造も観測されている。これらの結果から、GaN/AlGaIn FET の伝導チャンネルの中に、量子ドットが形成されていることが分かる。

また観測されたクーロンダイヤモンド構造はゼロバイアス付近で完全には閉じきっていない。これは複数の量子ドットが直列結合し、複数のクー

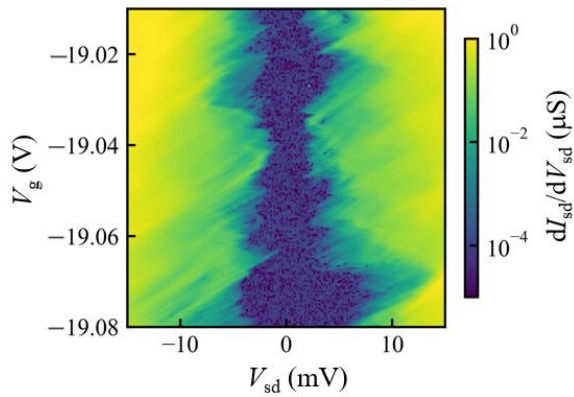


図3 クーロンダイヤモンドが観測される領域を拡大したもの。複数のクーロンダイヤモンドが観測されている。ゼロバイアス付近でクーロンダイヤモンドが完全には閉じきらず、複数の量子ドットの形成が示されている[8]。

ロンダイヤモンドが重なっている状況であることを示している。さらに観測された励起線の多くは、一方向の傾き（左下から右上方向）をもつものが強調されており、このことは量子ドットとソースドレイン電極の間のトンネル結合のうち、一方の結合のみが強くなっている非対称な状況であることを示している。

量子ドット形成のメカニズムについて、今回のGaN/AlGaNFETデバイスでは、量子ドットを意図的に形成するためにデザインされた微小電極等はなく、伝導チャンネル近傍の不純物や欠陥に起因する静電ポテンシャル変動が量子ドット形成の原因となっていると考えられる。二次元電子ガスの空乏化条件近傍では、部分的に伝導チャンネルが残り、ポテンシャル変動の極小周辺に電子が閉じ込められる。これに伴い単電子帯電効果やサイズ量子化が生じて量子ドットが形成され、クーロンダイヤモンド構造や励起線が観測されたと考えられる。

このようなポテンシャル変動により形成される多重量子ドットモデルの模式図を図4(a)に示す。この模式図では、FETのピンチオフ近傍でポテンシャル変動の底に電子がトラップされることにより、三重や四重に直列結合した量子ドットが形成

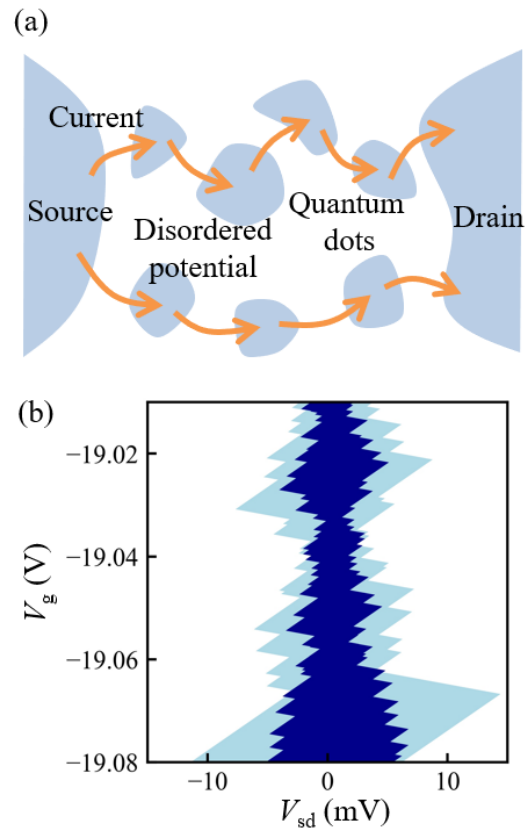


図4 (a) 不純物や欠陥に起因する静電ポテンシャル変動により形成される多重量子ドットモデルの模式図。(b)(a)の多重量子ドットモデルにおいて期待されるクーロン閉塞領域。薄い色の領域が電流が一部抑制される領域、濃い色の領域が完全に抑制される領域を示している。

され、さらにこれらが並列に結合したモデルとなっている。この結果、それぞれの量子ドットによるクーロンダイヤモンドが重なったものが全体の電気伝導測定で観測されることになる。単電子帯電エネルギーや軌道エネルギーを仮定してクーロンダイヤモンドを重ねてみると、図4(b)のようになる。薄い色で示された領域が、三重量子ドットにより部分的にブロックされる領域、濃い色で示された領域が三重量子ドットと四重量子ドットで完全にブロックされる部分である。このモデルは図3の実験結果の主要な特徴を再現していることが分かる。

さらに伝導チャンネル近傍の不純物や欠陥による量子ドット形成メカニズムを調べるために、不純物や欠陥の状況の異なるゲート絶縁膜を用いた

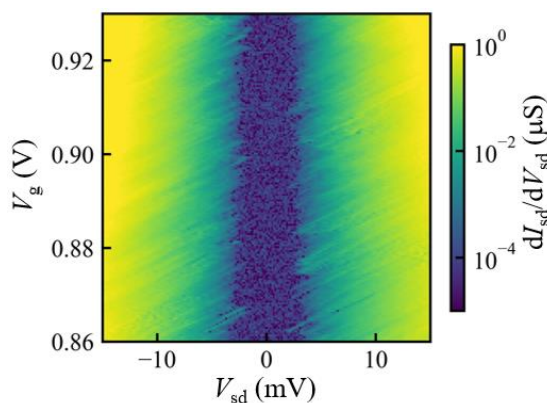


図5 SiN/SiO<sub>2</sub>絶縁膜成膜条件の異なるデバイスで観測された電気伝導特性。より多数のクーロンダイヤモンドが重なることにより、ゼロバイアス付近に比較的一様なギャップが開いている[8]。

試料の測定を行った。ここで紹介する比較用のデバイスでは、絶縁膜となる SiN/SiO<sub>2</sub> の成膜を、GaN/AlGaN の成膜後にチャンバーから一度取り出し、さらにエッチングのプロセスの後に実施した。これにより同一チャンバー中で連続して成膜した先のデバイスに比べて、この比較デバイスでは酸化や分子吸着のために不純物や欠陥の濃度が増えることになる。図5にこの比較デバイスで測定された測定結果を示す。より多数のクーロンダイヤモンドが重なることにより、ゼロバイアス付近に比較的一様なギャップが開いている。これはより多くの量子ドットが形成され、直列に結合していることを示している。この結果は、量子ドット形成の原因が、不純物や欠陥によるポテンシャル変動によるものであることを支持するものである。

## 5. まとめ

私たちは GaN/AlGaN FET における電気伝導特性を極低温で測定し、量子ドットの形成を観測した。量子ドットは FET の伝導チャンネルのピンチオフ近傍で観測され、複数の量子ドットが結合した多重量子ドットの伝導特性が観測された。この形成メカニズムは不純物や欠陥によるポテンシャル変動によるものであると考えられる。またこの

量子ドット形成の絶縁膜依存性についても調べた。これらの結果は、量子ドットを利用した量子ビットや量子センサといった新しいデバイスへの応用が考えられるとともに、GaN/AlGaN FET の特性改良に向けたマイクロな不純物や欠陥評価にも活用できる可能性がある。

## 謝辞

ここで紹介した内容は、阿部峰也、北田孝仁、伊藤範和（ローム株式会社）、田中岳利（ローム株式会社）、中原健（ローム株式会社）各氏との共同研究による成果である。ここに感謝申し上げます。

## 参考文献

- [1] S. Tarucha, D. G. Austing, T. Honda, R. J. van der Hage, and L. P. Kouwenhoven, *Phys. Rev. Lett.* 77, 3613 (1996) 等
- [2] D. Goldhaber-Gordon, H. Shtrikman, D. Mahalu, D. Abusch-Magder, U. Meirav, and M. A. Kastner, *Nature* 391, 156 (1998) 等
- [3] J. Yoneda, K. Takeda, T. Otsuka, T. Nakajima, M. R. Delbecq, G. Allison, T. Honda, T. Kodera, S. Oda, Y. Hoshi, N. Usami, K. M. Itoh, and S. Tarucha, *Nature Nanotechnol.* 13, 102 (2018) 等
- [4] H. Sellier, G. P. Lansbergen, J. Caro, S. Rogge, N. Collaert, I. Ferain, M. Jurczak, and S. Biesemans, *Phys. Rev. Lett.* 97, 206805 (2006) 等
- [5] K. Ono, T. Mori, and S. Moriyama, *Sci Rep* 9, 469 (2019) 等
- [6] I. Akasaki and H. Amano, *J. Electrochem. Soc.* 141, 2266 (1994) 等
- [7] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, L. F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck, *J. Appl. Phys.* 85, 3222 (1999) 等
- [8] T. Otsuka, T. Abe, T. Kitada, N. Ito, T. Tanaka, and K. Nakahara, *Sci. Rep.* 10, 15421 (2020)